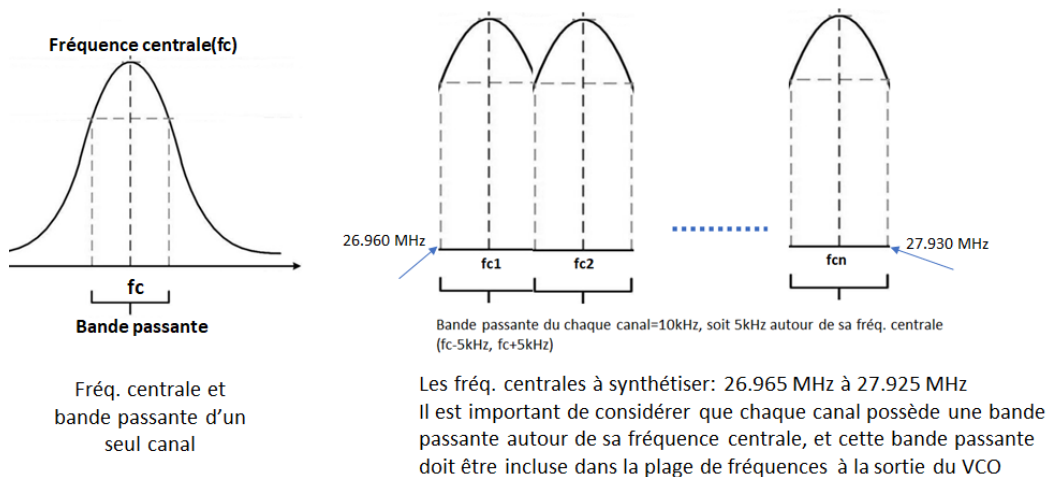


## Explications supplémentaires

### Exercice Synthèse de fréquence – diviseur à double modulo

#### Quelques notions sur les systèmes télécom.

- *Bande radio CB* (bande citoyenne, citizens' band) est utilisée pour tous types de communications radio privées et non commerciales dans la bande des 27 MHz.
- *Fréquence centrale des canaux et bande passante d'un canal*



#### Dimensionnement des compteurs N et A (càd choisir les valeurs max et min de manière à couvrir la plage demandée)

Pour avoir une plage de valeurs de division totales en séquence, le compteur A est programmé de zéro à P-1 pour une valeur particulière N dans le compteur N. N est ensuite incrémenté de 1 et le compteur A est séquencé de zéro à P-1 à nouveau.

Certaines contraintes s'appliquent :

(1)  $N > A$

(2)  $0 \leq A \leq P-1$

**Question :** Quel risque si cette condition n'est pas vérifiée, par exemple si  $0 \leq A \leq 5$  et  $P=8$ ? Prenez un cas particulier et justifier avec les équations et valeurs numériques.

**Réponse :** Si cette relation n'est pas respectée, il y a le risque de ne pas pouvoir couvrir toute la gamme des valeurs pour la fréquence synthétisée  $f_{OSC}$ .

(3) La valeur maximale de A et surtout celle de N qui est plus grande doivent pouvoir être contenus dans les compteurs (s'assurer que les compteurs ont le nombre de bits nécessaires)

(4) On doit vérifier que  $f_{osc}/P$  est inférieure à la fréq maximale admise à l'entrée des compteurs A et N. Il convient de noter que les compteurs programmables nécessitent un temps de recharge à chaque 'carry out', ce qui impose des limitations sur leur vitesse (fréquence de l'horloge d'entrée)

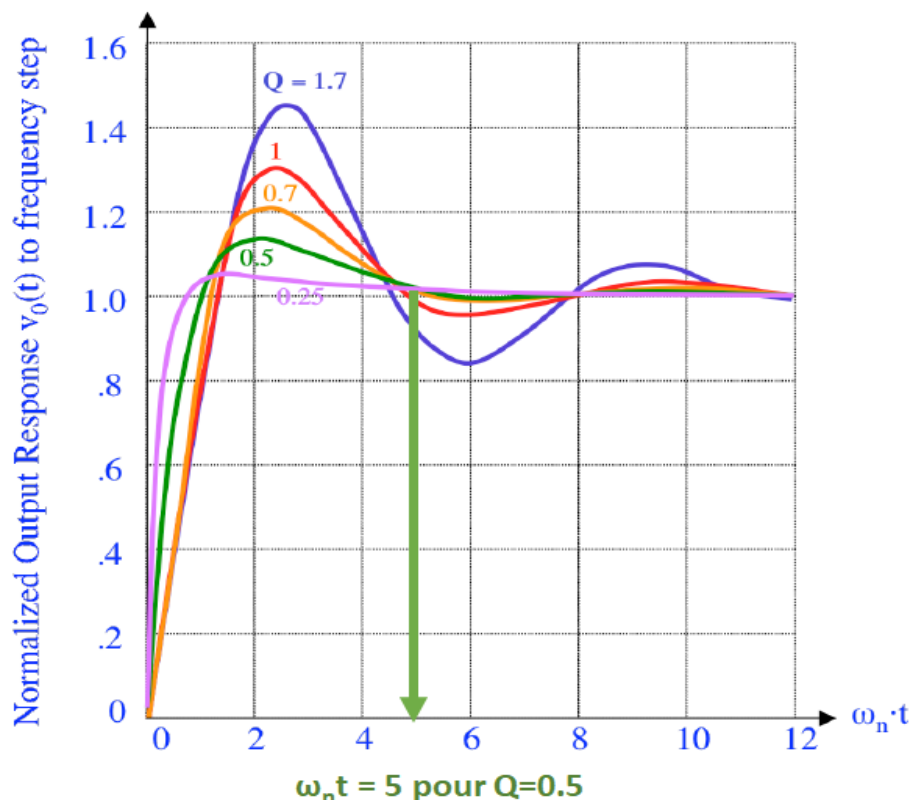
$f_{osc} = 1000(8 \cdot N + A)$   
 $N = \text{entier}\left(\frac{f_{osc}}{8000}\right) \Rightarrow N_{\min} = \text{entier}\left(\frac{26'965 \text{ KHz}}{8000}\right) = 3370$   
 $A = \frac{f_{osc}}{1000} - 8 \cdot N$   
 $N_{\max} = \text{entier}\left(\frac{27'925 \text{ KHz}}{8000}\right) = 3490$

- Pour  $N$  on va considérer la frq. centrale, car  $N \gg A$
- Pour  $A$  on va considérer la bande passante autour de la frq. centrale, car  $A$  permet d'ajuster les unités :

$A_{\min} = \frac{26'960 \text{ KHz}}{1000} - 8 \cdot 3370 = 0$   
 $A_{\max} = \frac{27'930 \text{ KHz}}{1000} - 8 \cdot 3490 = 10 !$   
 Comme  $A \text{ doit être } \leq P-1 \Rightarrow \underline{A_{\max} = 7}$

On remarque qu'avec la contrainte  $A \leq P-1$  on ne peut pas couvrir toute la bande passante de la fréquence centrale maximale ( $f_c = 27'925 + 5 \text{ KHz}$ ), mais cela n'est pas problématique, car il manque seulement 3kHz. De plus, la fréquence centrale peut de toute manière être synthétisée.

**Réponse en tension à un saut de fréquence pour filtre intégrateur de degré 1,  $Q=0.5$  (voir polycopie, graph page 20, chapitre PLL-comportement dynamique)**



### Dimensionnement du filtre de degré 1 intégrateur avec un zéro

La valeur de la résistance fictive  $R1$  utilisée dans le calcul de la fonction de transfert est **fixée par le fabricant à  $R1=VDD/2I$** , où  $I$  est le courant généré par les sources de courant de la pompe de charge. Les valeurs de  $VDD$  et  $I$  sont généralement spécifiées dans les exercices (ou sur le schéma du circuit), donc vous devez déduire la valeur de  $R1$  comme indiqué.

### Détecteur phase-fréquence avec pompe de charge : l'avantage d'un filtre passe-bas de 2<sup>ème</sup> degré

Le détecteur de phase produit des impulsions de largeur variable (proportionnelle à l'écart de phase  $\phi_e = \phi_{IN} - \phi_{OUT}$ ) qui activent les interrupteurs pour charger ou décharger le condensateur  $C$  (suivant que  $\phi_e > 0$  or  $\phi_e < 0$ ). La tension de commande  $V_o$  (sortie du filtre qui contrôle le VCO) oscillera avant de se stabiliser à sa valeur en régime permanent. Cela se produit parce qu'on ne peut pas changer instantanément la tension à travers un condensateur, donc la chute de tension initiale se produit à travers  $R2$ , ce qui charge ensuite la tension sur  $C$  de manière exponentielle. Cette variation brusque de la tension de commande module en fréquence le VCO à la fréquence d'entrée  $f_{IN}$ , créant ainsi des pics dans le spectre de la fosc (qu'on appelle aussi 'spurs', voir slide 26 du cours sur la synthèse de fréquence). Ainsi, il faut corriger cela en ajoutant un second condensateur,  $C2$ , dont la fonction est de filtrer les composants bruit haute fréquence du réseau série  $R2C$ . L'amplitude des pics sera ainsi réduite et la tension  $V_o$  sera d'avantage lissée avant de contrôler le VCO.

Cependant,  $C2$  ajoute un troisième pôle de fréquence finie qui réduira la stabilité de la PLL. Avec ce filtre d'ordre 2 (donc une PLL d'ordre 3), les outils pratiques que nous avons utilisés pour étudier le comportement dynamique de la PLL du second ordre ne sont plus précis. Une solution pratique consiste à vérifier la stabilité de la PLL en utilisant les diagrammes de Bode et la marge de phase.

PLL est un circuit avec une boucle de réaction négative. La définition et le calcul de la marge de phase sont similaires à ceux décrits pour l'étude de la stabilité de l'amplificateur opérationnel avec réaction négative (voir polycopie, chapitre "Réaction négative", page 34).

- Pour calculer la marge de phase il faut déterminer  $\omega_T$ . La technique consiste à considérer premièrement la fonction de transfert avec le pôle en origine (intégrateur) et le zéro, et après choisir l'emplacement du 2<sup>ème</sup> pôle ( $\omega_3$ ) en fonction de la marge de phase souhaitée.

$$H_{open} \approx \frac{1}{\frac{p^2}{\omega_n^2}} \cdot \frac{1+p}{\frac{1+p}{\omega_3}} \Rightarrow |H_{open}(j\omega_T)| = 1 \Rightarrow$$
$$\Rightarrow \frac{\omega_n^2}{\omega_T^2} \sqrt{1 + \frac{\omega_T^2}{\omega_2^2}} = 1$$
$$\approx \frac{\omega_n^2}{\omega_T^2} \approx 1 \Rightarrow \omega_T = \frac{\omega_n^2}{\omega_2}$$

- $\Delta V_0$  pour une erreur de phase transitoire,  $\Delta \phi_E$ :

$$\bullet \quad \Delta \phi_E = 23^\circ$$

$$\frac{\Delta V_0}{\Delta t} = \underbrace{\frac{I_p \cdot \Delta \phi_E}{2\pi}}_{\text{courant moyen dû à l'erreur de phase instantanée}} \cdot \frac{1}{C_2} = \frac{I_p}{C_2} \cdot \frac{\Delta \phi_E \cdot \pi}{180} = 16 \cdot 10^3 \text{ [V/s]} \cdot \frac{23}{360} \approx 1.06 \text{ [V/s]}$$

$$\Rightarrow \Delta V_0 \approx 1 \text{ V}$$

$$\Delta \phi_E [\text{rad}] = \Delta \phi_E [^\circ] \cdot \frac{\pi}{180}$$

$$\bullet \quad \Delta \phi_E = 90^\circ$$

$$\frac{\Delta V_0}{\Delta t} = 4 \cdot 10^3 \text{ [V/s]} \cdot \frac{90}{360} = 1 \text{ V/s} \Rightarrow \Delta V_0 \approx 1 \text{ V}$$

#### Remarques :

- Ces filtres, simples à réaliser car composés uniquement de composants passifs, sont préférables aux filtres réalisés avec des amplificateurs opérationnels. En effet, ils offrent des performances équivalentes tout en évitant l'utilisation de composants actifs, ce qui simplifie la conception du circuit PLL.
- A noter que dans l'application synthèse de fréquence,  $f_{IN}$  fixe et  $f_{OUT}$  est variable. La PLL a pour rôle de capturer et verrouiller  $f_{OUT}$  sur  $f_{IN}$ . La capture est nécessaire chaque fois que le facteur de division programmable est modifié (de l'extérieur) pour sélectionner une autre fréquence synthétisée  $f_{OSC}$  à la sortie.